

81.13.01.4



МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
 Федеральное государственное автономное образовательное учреждение  
 высшего профессионального образования  
 «Дальневосточный федеральный университет»  
 (ДВФУ)

**ИНЖЕНЕРНАЯ ШКОЛА ДВФУ**

«СОГЛАСОВАНО»

«УТВЕРЖДАЮ»

Инженерная школа

Заведующая кафедрой  
электроники и средств связи

Руководитель ОП

Л.Г. Стаценко  
(подпись) (Ф.И.О. рук. ОП)

Л.Г. Стаценко  
(подпись) (Ф.И.О. зав. каф.)

« 05 » 06 2015 г.

« 05 » 06 2015 г.

**РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ**

Микропроцессоры и цифровая обработка сигналов радиосвязи

**Направление подготовки**

**11.03.02 Инфокоммуникационные технологии и системы связи**

Форма подготовки заочная

курс 3

лекции 10 час.

практические занятия 12 час.

лабораторные работы – не предусмотрено учебным планом

в том числе с использованием МАО лек. 0 /пр. 6 /лаб. 0 час.

всего часов аудиторной нагрузки 22 час.

в том числе с использованием МАО лек. 0 /пр. 6 /лаб. 0 час.

самостоятельная работа 158 час.

в том числе на подготовку к экзамену 9 час.

курсовая работа/ курсовой проект – не предусмотрено учебным планом

зачет – не предусмотрено учебным планом

экзамен 3 курс

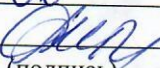
Рабочая программа составлена в соответствии с требованиями Федерального государственного образовательного стандарта высшего образования, утвержденного приказом Министерства образования и науки РФ от 06.03.2015 № 174

Рабочая программа обсуждена на заседании кафедры электроники и средств связи, протокол № 13 от « 05 » 06 2015 г.

Заведующая кафедрой: д.ф.-м.н., профессор Л.Г. Стаценко  
Составитель: Аксенов В.П.

**I. Рабочая программа пересмотрена на заседании кафедры:**

Протокол от « 28 » 06 20 17 г. № 19

Заведующий кафедрой  И. Г. Стаценко  
(подпись) (И.О. Фамилия)

**II. Рабочая программа пересмотрена на заседании кафедры:**

Протокол от « \_\_\_\_\_ » \_\_\_\_\_ 20\_\_ г. № \_\_\_\_\_

Заведующий кафедрой \_\_\_\_\_  
(подпись) (И.О. Фамилия)

## ABSTRACT

**Bachelor's degree in 11.03.02 "Infocommunication technologies and communication systems"**

**Study profile:** "Communication and radio-access systems"

**Course title:** "Microprocessors and digital processing of signals of a radio communication"

**Variable part of Block 1, 5 credits**

**Instructor:** V.P. Aksenov, associate professor of the Electronics and Communication Systems department, Engineering School of Far Eastern Federal University.

**At the beginning of the course a student should be able to:**

- ability to solve standard problems of professional activity on the basis of information and bibliographic culture with use of communication technologies and taking into account the main requirements of information security to carry out planning, analysis, reflection, self-evaluation of its activities;
  - work with reference literature, instructions;
  - formalize the results of their activities, present them at the modern level;
  - work with various sources of information: books, textbooks, reference books, qualifiers, encyclopedias, catalogs, dictionaries, the Internet;
  - to search, extract, systematize, analyze and select information necessary for the solution of educational tasks, organize, transform, preserve and transmit it;
  - work in a group, search for and find compromises;
  - be aware of the existence of certain requirements for the product of its activities.

**Learning outcomes:**

General Professional Competences:

GPC-2, ability to solve standard problems of professional activity on the basis of information and bibliographic culture with the use of infocommunication technologies and taking into account the basic information security requirements

Specific Professional Competences:

SPC-16, readiness to study scientific and technical information, native and foreign experience on the subject of research.

SPC-17, ability to apply modern theoretical and experimental methods of a research for the purpose of creation of new perspective means of telecommunication and informatics.

**Course description:** The contents of discipline covers the formation of students' ideas about the microprocessor devices of modern systems of a radio communication. The modern systems of a radio communication - cellular, satellite networks, television – use microprocessors for transfer and reception of digital information.

Development of digital methods of information transfer demands also application of digital processing of signals of a radio communication in the transmit equipment. A basis of the digital processing of signals (DSP) are microprocessors and programmable logical schemes FPGA.

The aspiration to increase in speed of data transmission in communication systems and to increase in reliability of the transmitted data demands development and deployment of algorithms of program processing of data flows and also hardware methods of high-speed preprocessing of radio signals.

The expert needs to know universal and DSP processors; the DSP standard blocks without which such types of communication as radio relay, cellular, space and optical communication are impossible; types of the digital-to-analog and digital-to-analog converters used in programmable radio SDR, a cellular radio communication.

**Main course literature:**

1. Gadzikovsky V.I. Digital signal processing: Tutorial [Electronic resource] / - M .: SOLON-Pr., 2014. - 766 p. <http://znanium.com/catalog/product/883840>
2. Gurov V.V. Microprocessor systems: Textbook [Electronic resource] / - M .: SIC INFRA-M, 2016. - 336 p. <http://znanium.com/catalog/author/45c0c05d-39bd-11e4-b05e-00237dd2fde2>
3. Aksenov V.P. Signal processors: studies. allowance. - Vladivostok: Publishing House of the Far Eastern State Technical University, 2006 <https://lib.dvfu.ru:8443/lib/item?id=chamo:394990&theme=FEFU>
4. Oppenheim A. Digital signal processing [Electronic resource] / Alan Oppenheim, Ronald Schafer - Electron. text data.— M .: Technosphere, 2012. — 1048 c. - Access mode: <http://www.iprbookshop.ru/26906.html>
5. Speransky V.S. Summary of lectures on the course Microprocessors and digital signal processing [Electronic resource]: Speransky V.S. - Electron. text data. - M .: Moscow Technical University of Communications and Informatics, 2013. - 102 p. - Access mode: <http://www.iprbookshop.ru/63339.html>

**Form of final knowledge control:** exam.

## АННОТАЦИЯ

Дисциплина «Микропроцессоры и цифровая обработка сигналов радиосвязи» предназначена для направления 11.03.02 Инфокоммуникационные технологии и системы связи, по профилю «Системы радиосвязи и радиодоступа» и входит вариативную часть дисциплин по выбору Блока 1 Дисциплины (модули) учебного плана (Б1.В.ОД.7).

Трудоемкость дисциплины 5 зачетных единиц, 180 академических часов, из них 10 часов лекций, 12 часов практических занятий, 158 часов самостоятельной работа (в том числе 9 часов на подготовку к экзамену). Дисциплина реализуется на 3 курсе. Дисциплина «Микропроцессоры и цифровая обработка сигналов радиосвязи» базируется на подготовке, которую студенты получают при изучении дисциплин: «Математика», «Вычислительная техника», «Электроника».

Содержание дисциплины охватывает следующий круг вопросов: виды микропроцессоров, их отличия по быстродействию и емкости памяти, применение микропроцессоров для реализации алгоритмов цифровой обработки сигналов радиосвязи, создание микропроцессорных систем с подключением микросхем памяти и внешних устройств, применение сигнальных процессоров и микросхем ПЛИС в радиопередающих и радиоприемных устройствах. В свою очередь она является «фундаментом» для изучения дисциплины «Мобильные системы радиосвязи» и других.

**Цель** - дать обучающимся знания, умения и развить навыки, дающие им возможность проектировать и эксплуатировать микропроцессорные устройства современных систем радиосвязи. Современные системы радиосвязи - сотовые, спутниковые сети, телевидение – используют микропроцессоры для передачи и приема цифровой информации.

Развитие цифровых методов передачи информации требует также применения цифровой обработки сигналов радиосвязи в приемопередающей

аппаратуре. Основой цифровой обработки сигналов (ЦОС) являются микропроцессоры и программируемые логические схемы (ПЛИС).

Стремление к увеличению скорости передачи данных в системах связи и повышению достоверности передаваемой информации требует разработки и внедрения алгоритмов программной обработки потоков данных, а также аппаратных методов высокоскоростной первичной обработки радиосигналов с помощью ПЛИС.

Специалисту необходимо знать универсальные и сигнальные процессоры; типовые блоки ЦОС, без которых невозможны такие виды связи, как радиорелейная, сотовая, космическая и оптическая связь; типы цифро-аналоговых и цифро-аналоговых преобразователей, применяемых в программируемом радио SDR, сотовой радиосвязи.

#### **Задачи:**

- сформировать у обучающихся представление о направлениях развития микропроцессорной техники, ее элементной базе, о применении микропроцессоров для реализации алгоритмов цифровой обработки сигналов в реальном времени и отложенном режиме;
- дать комплекс базовых теоретических знаний о способах технической реализации и методах построения микропроцессорных систем, современной технической элементной базы в устройствах ЦОС;
- дать базовые знания по архитектуре микропроцессорных систем, микропроцессоров, программных и аппаратных средствах ЦОС;

В результате изучения курса студенты должны знать:

- виды и параметры микропроцессоров, которые определяют области их технического применения;
- структурную схему микропроцессора минимальной сложности;
- принципы организации микропроцессорных систем, подключение микросхем с использованием шин адреса, данных и управления;

- подключение к микропроцессору микросхем памяти и внешних устройств;
- организацию памяти в компьютере, микроконтроллере, сигнальном процессоре.
- структурную схему сигнального процессора DSP, назначение отдельных блоков микропроцессора;
- принципы организации памяти в микропроцессорных системах, основная память, оперативная память, постоянная память;
- цифро-аналоговые (ЦАП) и аналого-цифровые преобразователи (АЦП), принцип работы, быстродействие, интерфейсы подключения к процессору;
- типовую схему микропроцессорной системы ЦОС.

В результате практического изучения дисциплины студент должен уметь:

- анализировать основные характеристики микропроцессоров, ЦАП и АЦП;
- проводить измерения параметров ЦАП и АЦП;
- рассчитывать быстродействие выполнения программ, выполняющих ЦОС;
- синтезировать цифровые КИХ- и БИХ – фильтры на лабораторных установках ELVIS, анализировать рабочую полосу частот фильтров;
- разрабатывать системы ЦОС на основе микропроцессоров.
- создавать устройства ЦОС с устранением конфликта на шине данных МП;

Для успешного изучения дисциплины «Микропроцессоры и цифровая обработка сигналов радиосвязи» у обучающихся должны быть сформированы следующие предварительные компетенции: ОПК-2 - способность решать стандартные задачи профессиональной деятельности на основе



информационной и библиографической культуры с применением инфокоммуникационных технологий и с учетом основных требований информационной безопасности, ПК-16 - готовность изучать научно-техническую информацию, отечественный и зарубежный опыт по тематике исследования, ПК-17 - способность применять современные теоретические и экспериментальные методы исследования с целью создания новых перспективных средств электросвязи и информатики.

Код и формулировка компетенции	Этапы формирования компетенции	
ПК-17, способностью применять современные теоретические и экспериментальные методы исследования с целью создания новых перспективных средств электросвязи и информатики	Знает	<p>Наличие общего представления о универсальных микропроцессорах, сигнальных процессорах и микроконтроллерах;</p> <p>Знание способов выбора методик экспериментальных исследований;</p> <p>Основные схемотехнические решения, применяемые для решения типовых задач распределения адресного пространства памяти микропроцессорной системы;</p> <p>Базовые навыки применения математического аппарата для решения задач, возникающих при исследовании различных устройств ЦОС, применяемых в радиосвязи.</p>
	Умеет	<p>Применять знания в области микропроцессорной техники для решения возникающих задач при построении систем связи, с учетом свойств элементов ЦОС и класса микропроцессора;</p> <p>Самостоятельно находить необходимую научно-техническую и справочную литературу, относящуюся к выбору готового или построению самостоятельного решения для реализации конкретной задачи;</p> <p>Составлять и рассчитывать характеристики простейших микропроцессорных систем, применяемых для построения базовых блоков ЦОС.</p>
	Владеет	<p>Способностью четко и грамотно ставить задачу, составлять план разработки структурного решения;</p> <p>Навыками выбора соответствующих элементов памяти, структурных решений, средств измерений для контроля параметров МП системы при построении систем связи;</p>

		<p>Навыками, позволяющими самостоятельно находить методы решения типовых и нетипичных задач в области расчета, построения и последующего анализа параметров и характеристик схем обработки сигналов, а также в области описания и анализа характеристик МП систем, применяемых в электронике и устройствах радиосвязи.</p>
--	--	--

Для формирования вышеуказанных компетенций в рамках дисциплины «Микропроцессоры и цифровая обработка сигналов радиосвязи» применяются следующие методы активного/ интерактивного обучения: проблемная лекция, дискуссия, денотатный граф.

## **I. СТРУКТУРА И СОДЕРЖАНИЕ ТЕОРЕТИЧЕСКОЙ ЧАСТИ КУРСА (10 час.)**

### **Модуль 1. Микропроцессорные системы**

#### **Раздел I. Универсальные микропроцессоры (4 час.)**

##### **Тема 1. Структура микропроцессорной системы (1 час.)**

Классификация микропроцессоров. Состав компьютерной системы: процессор, память, устройства ввода-вывода. Адресация (обращение) процессора к микросхемам памяти и внешним устройствам. Шины микропроцессора. Разделение шины данных во времени устройствами, подключенными к микропроцессору. Конфликт на шине данных. Типовая схема устройства цифровой обработки сигналов (ЦОС).

##### **Тема 2. Микропроцессор минимальной сложности (1 час.)**

Микропроцессор Intel 8080. Шины микропроцессора. Структурная схема процессора. Назначение блоков процессора. Система команд. Таблица команд. Длина команды. Примеры ассемблерных команд. Перевод ассемблерной команды в машинный код.

##### **Тема 3. Циклы обмена по шине данных (1 час.)**

Машинные такты. Микропроцессорный модуль. Формирование системным контроллером четырех управляющих сигналов. Стандартные циклы обмена по шине данных: цикл приема и цикл выдачи, временные диаграммы. Последовательность событий на шинах адреса, данных и управления. Длительность стандартного цикла обмена.

#### **Тема 4. Выборка и выполнение команд процессором (0,5 час.)**

Выборка (чтение) и выполнение команд при выполнении программы. Структурная схема выборки команды из программной памяти. Алгоритм действий микропроцессора на шинах адреса, данных. Пример выполнения ассемблерных команд. Временные диаграммы выполнения нескольких ассемблерных команд.

#### **Тема 5. Процессоры Intel Pentium (0,5 час.)**

Процессоры Intel Pentium. Состав компьютерной системы: процессор, оперативная и постоянная память, накопители, устройства ввода-вывода. Адресация (обращение) процессора к оперативной памяти и устройствам ввода-вывода. Логический и физический адрес. Страничная организация памяти. Свопинг. Кэширование памяти. Уровни L1 и L2 кэш-памяти процессора. Прерывания и прямой доступ к памяти.

Структурная схема процессора: суперскалярная архитектура, конвейер команд. Реальный, защищенный режим. Режим системного управления. Программная модель процессора. Сегментные и системные регистры. Адресация с помощью сегментных регистров. Система команд. Операции с целыми числами и плавающей точкой. Управление программой, защитой памяти, управление процессором. Команды MMX и SSE. Многозадачность, сегмент состояния задачи TSS.

## **Раздел II. Организация памяти микропроцессоров (2 час.)**

#### **Тема 6. Память универсальных микропроцессоров (0,5 час.)**

Организация памяти универсальных микропроцессоров. Структурная схема подключения трех уровней памяти: регистровой, основной и внешней памяти. Основные характеристики и отличия трех уровней памяти. Классификация микросхем основной памяти универсальных микропроцессоров. Виды основной памяти. Примеры микросхем оперативной и постоянной памяти, применяемых в микропроцессорных системах.

#### **Тема 7. Микросхемы основной памяти (0,5 час.)**

Микросхемы оперативной памяти. Назначение микросхем статической памяти SRAM с произвольным доступом. Пример SRAM: микросхема памяти КР537РУ8А, назначение сигналов шины управления, режимы работы, структура ячеек памяти. Временные диаграммы работы КР537РУ8А, матрица ячеек памяти.

Динамическая память ОЗУ. Принцип работы ячейки динамической памяти. Регенерация выходного сигнала. Преимущества и недостатки динамической памяти по сравнению со статической памятью ОЗУ. Мультиплексирование шины адреса, временные диаграммы сигналов микросхемы динамической памяти в цикле чтения.

#### **Тема 8. Подключение микросхем памяти к микропроцессору (0,5 час.)**

Подключение микросхем основной памяти к микропроцессору. Подключение одной микросхемы ПЗУ к микропроцессору. Структурная схема подключения. Разделение адреса микропроцессора на две части. Адресное пространство микросхемы ПЗУ. Алгоритм действий на шинах процессора при чтении ПЗУ. Подключение микросхем ПЗУ к микропроцессору

#### **Тема 9. Компьютерная память (0,5 час.)**

Модули памяти ОЗУ универсальных микропроцессоров. Форм-фактор SIMM, RIMM, DIMM. Характеристики микросхем, устанавливаемых на модуле памяти. Назначение модулей. Модули DIMM. Синхронизация модуля DIMM на системной плате, формирование частот системной шины и

процессора. Производительность памяти, пропускная способность шины памяти, пример.

Кэширование оперативной памяти. Место подключения кэша в трехуровневой иерархии памяти микропроцессорной системы. Принцип работы кэш-памяти. Характеристики кэша уровней L1, L2, L3. Размер кэша и его эффективность.

### **Раздел III. Периферийные устройства процессора (2 час.)**

#### **Тема 10. Порты ввода-вывода (1 час.)**

Порты ввода-вывода. Примеры подключения внешних устройств с помощью порта. Способы обмена микропроцессора с внешними устройствами: программный, по прерыванию и прямой доступ к памяти. Микросхемы последовательного и параллельного ввода-вывода данных (адаптеры).

Программный способ обмена данными между микропроцессором и внешним устройством. Алгоритм обмена с ожиданием готовности внешнего устройства. Обмен данными между микропроцессором и внешним устройством с помощью прерываний. Алгоритм обмена данными с помощью контроллера прерываний. Сравнение обмена по прерываниям и прямым доступом к памяти. Обмен данными между микропроцессором и внешним устройством с помощью прямого доступа к памяти. Алгоритм обмена данными с помощью контроллера прямого доступа к памяти.

#### **Тема 11. Примеры подключения внешних устройств к процессору (0,5 час.)**

Порт вывода. Структурная схема подключения 8-разрядного светодиодного индикатора Принцип работы схемы. Алгоритм действий на шинах процессора при выводе данных на индикатор, подключенный к параллельному порту.

Порт ввода. Структурная схема подключения кнопочной клавиатуры  
Принцип работы схемы. Алгоритм действий на шинах процессора при вводе данных из клавиатуры. Программный анализ состояния клавиш клавиатуры.

Структурная схема подключения матричной клавиатуры Принцип работы схемы. Алгоритм действий на шинах процессора при вводе данных из клавиатуры. Программный анализ состояния клавиш клавиатуры.

### **Тема 12. Подключение микросхем ЦАП и АЦП (0,5 час.)**

Подключение микросхем ЦАП и АЦП к микропроцессору через параллельный и последовательный интерфейсы. Структурная схема подключения ЦАП и АЦП с использованием регистра и дешифратора адреса.

Вывод данных из процессора на ЦАП программным способом. Алгоритм событий на шинах адреса, данных и управления при выводе одного отсчета на ЦАП. Ввод данных из АЦП программным способом. Алгоритм событий на шинах адреса, данных и управления при вводе одного отсчета из АЦП.

## **Модуль 2. Поточковая обработка сигналов в реальном времени**

### **Раздел IV. Цифровые процессоры обработки сигналов (1 час.)**

#### **Тема 13. Структура сигнального процессора (0,5 час.)**

Базовая операция цифровых процессоров обработки сигналов (ЦПОС): умножение с накоплением. Отличия ЦПОС (DSP) от универсальных микропроцессоров. Структура процессорной системы: антиэлайсинговый фильтр, АЦП, арифметико-логическое устройство, ЦАП, сглаживающий фильтр.

#### **Тема 14. Сигнальный процессор ADSP2189 (0,5 час.)**

MAC-блок и секвенсор процессора. Параллельное выполнение команд. Центральный модуль обработки, АЛУ, память программ и данных. Подключение аналоговых узлов –16-разрядных АЦП и ЦАП. Организация

памяти. Система команд. Ввод-вывод данных по прерываниям. Последовательные порты процессора.

## **Раздел V. Применение цифровой обработки (1 час.)**

### **Тема 15. Применение цифровых процессоров обработки сигналов (0,5 час.)**

Области применения цифровых процессоров обработки сигналов. Основные приложения ЦПОС. Цифровая фильтрация, спектральный анализ в реальном масштабе времени. Рекурсивные и нерекурсивные фильтры. Дискретное преобразование Фурье. Обработка речевых сигналов.

### **Тема 16. Микроконтроллеры (0,5 час.)**

Структура микроконтроллера – однокристалльной встраиваемой микропроцессорной системы. Арифметико-логическое устройство, оперативная память, постоянное запоминающее устройство, порты ввода-вывода. Встраиваемые аналого-цифровые преобразователи и широтно-импульсные модуляторы. Контроллер AT8535 компании Atmel. Организация внутренней и внешней памяти. Память программ и память данных гарвардской архитектуры.

## **II. СТРУКТУРА И СОДЕРЖАНИЕ ПРАКТИЧЕСКОЙ ЧАСТИ КУРСА**

**(12 час., в том числе 6 с использованием методов активного обучения)**

**Практические занятия (12 час., в том числе 6 с использованием методов  
активного обучения)**

### **Занятие 1. Система команд микропроцессора (1 час.)**

Система команд микропроцессора Intel 8080. Формат команд и примеры команд на языке ассемблера. Перевод ассемблерной команды в машинный код. Запись чисел в двоичной, десятичной и шестнадцатеричной системе счисления. Перевод числа из одной системы счисления в другую. Действия команд при выполнении текущей команды микропроцессором. Длина команды. Определение кода операции с помощью таблицы, примеры КОП.

### **Занятие 2. Выполнение команд процессором (1 час.)**

Пример программы умножения двух восьмиразрядных двоичных чисел.

Запись программы на языке ассемблера и в машинных кодах. Выделение в таблице программы сигналов шины адреса и шины данных процессора.

Алгоритм выборки команды из памяти. Транзакции микропроцессора на шинах адреса, данных. Пример выполнения ассемблерных команд. Расчет времени выполнения двух ассемблерных команд из программы умножения. Графики выборки и выполнения команд от времени.

### **Занятие 3. Подключение микросхем памяти к процессору (1 час.)**

Подключение микросхем основной памяти к микропроцессору. Подключение одной микросхемы ПЗУ к микропроцессору. Структурная схема подключения. Разделение адреса микропроцессора на две части. Адресное пространство микросхемы ПЗУ. Алгоритм действий на шинах процессора при чтении ПЗУ. Подключение микросхем ПЗУ и ОЗУ. Адресное пространство отдельной микросхемы памяти.

### **Занятие 4. Двухнаправленная шина данных порта (1 час.)**



Порты ввода-вывода. Двухнаправленная шина данных. Организация шины данных с помощью микросхем с z-состоянием. Высокоомное состояние выхода. Восемьразрядный шинный буфер SN74LS245N. Запись информации в регистр. Перевод микросхемы в z-состояние. Управление направлением передачи данных по шине. Возможный конфликт на шине данных. Правило подключения микросхем с z-состоянием к шине данных для устранения конфликта во время выполнения программы процессором.

### **Занятие 5. Микросхемы ЦАП и АЦП (2 час.)**

Структурная схема ЦАП 572ПА1, принцип работы, назначение выводов микросхемы 572ПА1. Уравнение для расчета выходного тока микросхемы ЦАП. Подключение операционного усилителя для организации цифро-аналогового преобразователя с выходом по напряжению. Уравнение для расчета выходного напряжения преобразователя из микросхемы ЦАП 572ПА1 и операционного усилителя. Статические и динамические характеристики ЦАП 572ПА1. Передаточная характеристика преобразователя. Основные параметры ЦАП 572ПА1 - Число разрядов, напряжение питания, опорное напряжение, ток потребления, время установления выходного тока, погрешность преобразования. Атенюатор напряжения на базе масштабирующего ЦАП.

Виды микросхем аналого-цифровых преобразователей (АЦП). Структурные схемы АЦП параллельного преобразования, последовательного приближения, интегрирующие АЦП. Принцип работы, быстродействие, разрядность. АЦП параллельного преобразования 1113ПВ1 (зарубежный аналог AD571). Расчет выходного n-разрядного цифрового кода АЦП в однополярном и биполярном режиме.

### **Занятие 6. Интерфейсы ЦАП и АЦП (1 час.)**

Параллельный и последовательный интерфейсы ЦАП и АЦП. Структура цифрового интерфейса. ЦАП с параллельным интерфейсом входных данных.

Структура соединения микропроцессора и ЦАП 572ПА1 по параллельному интерфейсу. Микросхема TDC1016 (1118ПА2) - ЦАП с встроенным 10-разрядным входным параллельным регистром.

ЦАП с последовательным интерфейсом входных данных. Микросхема 12-разрядного цифро-аналогового преобразователя DAC8043А с встроенным трехпроводным входным интерфейсом и последовательным тактированием данных. Тактовая (битовая) синхронизация, кадровая синхронизация.

Микросхема аналого-цифрового преобразователя ADS1286 с последовательным интерфейсом. Структура АЦП последовательного приближения ADS1286 с последовательным выходным интерфейсом. Принцип работы АЦП ADS1286.

### **Занятие 7. Подключение ЦАП и АЦП к микропроцессору (1 час.)**

Подключение микросхем ЦАП к микропроцессору через порт вывода.

Подключение микросхем АЦП к микропроцессору через порт ввода.

Подключение микросхем ЦАП и АЦП к микропроцессору для записи данных АЦП в оперативную память компьютера. Выбор частоты дискретизации аналогового сигнала на входе АЦП. Расчет максимальной частоты дискретизации с учетом быстродействия преобразователя аналог-код и тактовой частоты процессора.

Вывод данных из процессора на ЦАП в компьютере с процессором Pentium для формирования сигнала заданной частоты, квадратурных составляющих. Оценка диапазона формируемых частот на выходе ЦАП. Оценка качества формируемого сигнала ЦАП.

### **Занятие 8. Спектр дискретных сигналов (1 час.)**

Спектр дискретных сигналов. Основная полоса частот цифрового фильтра. Антиэлайсинговый фильтр. Назначение, электрическая схема, расчет параметров антиэлайсингового фильтра. Расположение фильтра в структурной схеме.

### **Занятие 9. Передаточная функция цифрового фильтра (1 час.)**

Передаточные функции КИХ- фильтра и БИХ- фильтра. Нули и полюсы. Устойчивость фильтра. Частотная характеристика. Определение АЧХ и ФЧХ с помощью частотной характеристики.

#### **Занятие 10. Типовые звенья дискретных систем (1 час.)**

Характеристики типовых звеньев линейных дискретных систем. Частотная характеристика звеньев первого и второго порядка, АЧХ и ФЧХ Экспресс-анализ характеристик. Передаточные функции базовых звеньев первого и второго порядков рекурсивных и нерекурсивных фильтров.

#### **Занятие 11. Сигнальный процессор ADSP2189 (1 час.)**

Реализация основных приложений ЦПОС сигнальным процессором ADSP2189. Цифровая фильтрация, спектральный анализ в реальном и отложенном масштабе времени. Рекурсивные и нерекурсивные фильтры. Дискретное преобразование Фурье. Обработка речевых сигналов.

### III. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ ОБУЧАЮЩИХСЯ

Учебно-методическое обеспечение самостоятельной работы обучающихся по дисциплине «Название дисциплины» представлено в Приложении 1 и включает в себя:

план-график выполнения самостоятельной работы по дисциплине, в том числе примерные нормы времени на выполнение по каждому заданию;

характеристика заданий для самостоятельной работы обучающихся и методические рекомендации по их выполнению;

требования к представлению и оформлению результатов самостоятельной работы;

критерии оценки выполнения самостоятельной работы.

### IV. КОНТРОЛЬ ДОСТИЖЕНИЯ ЦЕЛЕЙ КУРСА

№ п/п	Контролируемые модули, разделы, темы дисциплины	Коды и этапы формирования компетенций		Оценочные средства – наименование	
				текущий контроль	промежуточная аттестация
1	Модуль 1, раздел I, темы 1,2	ПК-17	знает	тест	Экзамен, вопросы 1, 2, 3, 4
			умеет	тест	Экзамен, вопросы 5, 6
			владеет	тест	расчетная графическая работа
2	Модуль 1, раздел I, темы 3,4	ПК-17	знает	тест	Экзамен, вопросы 7, 8
			умеет	тест	Экзамен, вопросы 7, 8
			владеет	тест	расчетная графическая работа
3	Модуль 1, раздел I, тема 5	ПК-17	знает	тест	Экзамен, вопрос 9
			умеет	тест	Экзамен, вопрос 9

			владеет	тест	расчетная графическая работа
4	Модуль 1, раздел II, темы 6,7	ПК-17	знает	Лабораторная работа №1	Экзамен, вопросы 16, 17
			умеет	Лабораторная работа №1	Экзамен, вопросы 18, 19
			владеет	Лабораторная работа №1	Экзамен, вопросы 18, 19
5	Модуль 1, раздел II, темы 8,9	ПК-17	знает	Лабораторная работа №2	Экзамен, вопросы 20, 21
			умеет	Лабораторная работа №2	Экзамен, вопросы 22, 23
			владеет	Лабораторная работа №2	расчетная графическая работа
6	Модуль 1, раздел III, темы 10,11	ПК-17	знает	Лабораторная работа №3	Экзамен, вопросы 24, 25
			умеет	Лабораторная работа №3	Экзамен, вопросы 24, 25
			владеет	Лабораторная работа №3	Экзамен, вопросы 24, 25
7	Модуль 1, раздел III, тема 12	ПК-17	знает	Лабораторная работа №1, Лабораторная работа №2	Экзамен, вопросы 26, 27
			умеет	Лабораторная работа №1, Лабораторная работа №2	Экзамен, вопросы 26, 27
			владеет	Лабораторная работа №1, Лабораторная работа №2	расчетная графическая работа
9	Модуль 2, раздел IV, темы 13,14	ПК-17	знает	Лабораторная работа №4	Экзамен, вопросы 13, 14, 15
			умеет	Лабораторная работа №4	Экзамен, вопросы 13, 14, 15
			владеет	Лабораторная работа №4	Экзамен, вопросы 10, 11, 12
10	Модуль 2, раздел V, темы 15,16	ПК-17	знает	Лабораторная работа №5	Экзамен, вопрос 28
			умеет	Лабораторная работа №5	Экзамен, вопрос 28
			владеет	Лабораторная работа №5	расчетная графическая работа

Типовые контрольные задания, методические материалы, определяющие процедуры оценивания знаний, умений и навыков и (или) опыта деятельности, а также критерии и показатели, необходимые для оценки знаний, умений, навыков и характеризующие этапы формирования компетенций в процессе освоения образовательной программы, представлены в Приложении 2.

## **V. СПИСОК УЧЕБНОЙ ЛИТЕРАТУРЫ И ИНФОРМАЦИОННО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **Основная литература**

*(печатные и электронные издания)*

1. Гадзиковский В.И. Цифровая обработка сигналов: Учебное пособие [Электронный ресурс] / - М.: СОЛОН-Пр., 2014. - 766 с.  
<http://znanium.com/catalog/product/883840>
2. Гуров В.В. Микропроцессорные системы: Учебник [Электронный ресурс] / - М.: НИЦ ИНФРА-М, 2016. - 336 с.  
<http://znanium.com/catalog/author/45c0c05d-39bd-11e4-b05e-00237dd2fde2>
3. Аксенов В.П. Сигнальные процессоры: учеб. пособие. – Владивосток: Изд-во ДВГТУ, 2006.  
<https://lib.dvfu.ru:8443/lib/item?id=chamo:394990&theme=FEFU> (48 экз.)
4. Оппенгейм А. Цифровая обработка сигналов [Электронный ресурс]/ Алан Оппенгейм, Рональд Шафер— Электрон. текстовые данные.— М.: Техносфера, 2012.— 1048 с. — Режим доступа:  
<http://www.iprbookshop.ru/26906.html>
5. Сперанский В.С. Конспект лекций по курсу Микропроцессоры и цифровая обработка сигналов [Электронный ресурс]: Сперанский В.С. — Электрон. текстовые данные. — М.: Московский технический университет

связи и информатики, 2013. — 102 с. — Режим доступа:  
<http://www.iprbookshop.ru/63339.html>

### **Дополнительная литература**

*(печатные и электронные издания)*

1. Глинкин Е.И. Схемотехника микропроцессорных средств [Электронный ресурс]: монография. — Электрон. текстовые данные. — Тамбов: Тамбовский государственный технический университет, ЭБС АСВ, 2013.— 149 с.— Режим доступа: <http://www.iprbookshop.ru/64583.html>

2. Нарышкин А.К. Цифровые устройства и микропроцессоры: учебное пособие для вузов радиотехнических специальностей / - Москва: Академия, 2008. 318 с. <https://lib.dvfu.ru:8443/lib/item?id=chamo:257600&theme=FEFU> (22 экз.)

3. Милованов Н.В. Архитектура систем на кристалле [Электронный ресурс]: учебное пособие/ Милованов Н.В. — Электрон. текстовые данные. — Томск: Томский государственный университет систем управления и радиоэлектроники, 2011. — 86 с. — Режим доступа: <http://www.iprbookshop.ru/14006.html>

4. Носов В.И. Обработка сигналов при ортогональном частотном мультиплексировании [Электронный ресурс]: учебное пособие/ Носов В.И. — Электрон. текстовые данные. — Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2012. — 349 с. — Режим доступа: <http://www.iprbookshop.ru/40539.html>

### **Перечень информационных технологий и программного обеспечения**

Для проведения лабораторных работ по схемотехническому моделированию аналоговых устройств используются многофункциональные измерительные станции NI Elvis II+. Сборка схем производится на макетных

платах типа Emona SIGEx. Управление встроенными устройствами NI Elvis II+ осуществляется с персонального компьютера под управлением ОС Windows 7 при помощи специализированного программного обеспечения, поставляемого вместе с оборудованием (в частности, из всех программ требуется NI Elvis Instrument Launcher). Для оформления отчетов по лабораторным работам может использоваться стандартное программное обеспечение компьютерных учебных классов (Windows XP, Windows 7, Microsoft Office и др.).

## **VI. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ**

В процессе обучения студент должен не только освоить учебную программу, но и приобрести навыки самостоятельной работы. Студент должен уметь планировать и выполнять свою работу. Удельный вес самостоятельной работы обычно составляет по времени до 25-30% от всего времени изучаемого цикла. Это отражено в учебных планах и графиках учебного процесса, с которыми каждый студент может ознакомиться у преподавателя дисциплины или на кафедре.

Главное в период обучения своей специальности – это научиться методам самостоятельного умственного труда, сознательно развивать свои творческие способности и овладевать навыками творческой работы. Для этого необходимо строго соблюдать дисциплину учебы и поведения.

Каждому студенту следует составлять еженедельный и семестровый планы работы, а также план на каждый рабочий день. С вечера всегда надо распределять работу на следующий день. В конце каждого дня целесообразно подводить итог работы: тщательно проверить, все ли выполнено по намеченному плану, не было ли каких-либо отступлений, а если были, по какой причине это произошло. Нужно осуществлять самоконтроль, который является необходимым условием как успешной учебы, так и последующей



работы. Если что-то осталось невыполненным, необходимо изыскать время для завершения этой части работы, не уменьшая объема недельного плана.

Конспектирование лекционного материала должно производиться кратко, схематично, последовательно. Фиксируются основные положения, выводы, формулировки, обобщения; помечаются важные мысли, выделяются ключевые слова, термины. Термины, понятия проверяются с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Необходимо обозначить вопросы, термины, материал, который вызывает трудности, пометить и попытаться найти ответ в рекомендуемой литературе. Только если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на консультации, на практических работах.

Материал лекций необходимо закреплять самостоятельно. В первую очередь, на следующий день необходимо еще раз проработать материал лекции. Практика показывает, что если не сделать этого в течение двух-трех дней, то большая часть материала забудется. В дальнейшем процесс забывания идет по экспоненте. При изучении материала обязательно использование учебников и других материалов по дисциплине. Необходимо найти контрольные вопросы по соответствующей теме, ответить на них. В случае если по теме есть задачи, то их необходимо решить и сверить с правильными вариантами ответов (при наличии). В случае затруднений необходимо проконсультироваться у преподавателя.

Во всех различных ситуациях, приводящих к ошибочным действиям, некорректным выводам и/или ответам необходимо проанализировать причины, приведшие к ошибкам. Работа над ошибками является одним из условий процесса совершенствования знаний и навыков, а следовательно, успешной учебы и работы.

Примерное распределение времени самостоятельной работы, которое студент должен отводить на тот или иной вид занятий: закрепление лекционного материала – 15%, подготовка к практическим занятиям – 30%,

подготовка к лабораторным работам – 30%, подготовка к экзамену – 25%. Тем не менее, учитывая особенности каждого студента, указанные часы могут варьироваться.

Дисциплину рекомендуется изучать по плану занятий. Обучающийся должен своевременно выполнять текущие лабораторные работы и защищать их во время занятий или на консультации.

При подготовке к лекциям обучающийся изучает план лекционного материала, рекомендованную и дополнительную литературу.

Для подготовки к практическим занятиям требуется изучение лекционного материала, уверенное знание ответов на контрольные вопросы для закрепления материала.

При подготовке к экзамену необходимо повторить учебный материал, используя конспект лекций, основную и дополнительную литературу, при необходимости посещать консультации. Экзамен может быть принят как в форме ответа на вопросы билета, так и засчитываться по результатам рейтинга.

## **VII. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

Мультимедийная аудитория E927:

Мультимедийная (презентационная) система. Акустическая система Extron SI 3CT LP (3 шт), врезной интерфейс TLS TAM 201 Standart III, документ-камера AVervision CP355AF, матричный коммутатор Extron DXP 44 DVI PRO, микрофонная петличная радиосистема Sennheiser EW 122 G3, мультимедийный проектор Mitsubishi EW330U, расширение для контроллера управления Extron IPL T CR48, сетевая видеокамера Multipix MP-HD718, усилитель мощности Extron XPA 2001-100V, усилитель-распределитель DVI сигнала Extron DVI DA2, цифровой аудиопроцессор Extron DMP 44 LC, экран проекционный ScreenLine Trim White Ice 316x500 см, 16:10 с электрическим

приводом, крепление настенно-потолочное Elpro Large Electrol Projecta  
National Instruments ELVIS II+, National Instruments SIGex.

В целях обеспечения специальных условий обучения инвалидов и лиц с ограниченными возможностями здоровья в ДВФУ все здания оборудованы пандусами, лифтами, подъемниками, специализированными местами, оснащенными туалетными комнатами, табличками информационно-навигационной поддержки.



МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное автономное образовательное учреждение  
высшего профессионального образования  
**«Дальневосточный федеральный университет»**  
(ДФУ)

---

**ИНЖЕНЕРНАЯ ШКОЛА**

**УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ  
РАБОТЫ ОБУЧАЮЩИХСЯ**  
по дисциплине «Микропроцессоры и цифровая обработка сигналов  
радиосвязи»  
Направление подготовки  
**11.03.02 Инфокоммуникационные технологии и системы связи**  
Форма подготовки заочная

**Владивосток**  
**2014**

## План-график выполнения самостоятельной работы по дисциплине

№ п/п	Дата/сроки выполнения	Вид самостоятельной работы	Примерные нормы времени на выполнение	Форма контроля
1	1-4 недели	Подготовка отчета по лабораторной работе №1	38 час.	Защита отчета
2	5-9 недели	Подготовка отчета по лабораторной работе №2	37 час.	Защита отчета
3	10-13 недели	Подготовка отчета по лабораторной работе №3	37 час.	Защита отчета
4	14-17 недели	Подготовка отчета по лабораторной работе №4	37 час.	Защита отчета
5	18 неделя	Подготовка к экзамену	9 час.	Экзамен, представление Портфолио
Итого			158 час.	

### Характеристика заданий для самостоятельной работы обучающихся и методические рекомендации по их выполнению

Задания и методические рекомендации для самостоятельной работы обеспечивают подготовку отчетов к лабораторным работам. Их полное содержание приведено в программе и методических указаниях. Методические указания к лабораторным работам в электронном виде и печатном виде берутся у ведущего преподавателя.

### Критерии оценки выполнения самостоятельной работы

Оценивание лабораторных работ проводится по критериям:

- полнота и качество выполненных заданий;
- владение методами и приемами компьютерного моделирования в исследуемых вопросах, применение специализированных программных средств;

- качество оформления отчета, использование правил и стандартов оформления текстовых и электронных документов;
- использование данных отечественной и зарубежной литературы, источников сети Интернет, информации нормативноправового характера и передовой практики;
- отсутствие фактических ошибок, связанных с пониманием проблемы.

### **Методические указания по подготовке к экзамену**

К концу семестра обучающийся должен отчитаться по всем лабораторным работам, т.е. предоставить отчеты, получить вопросы по каждой лабораторной в соответствии с темой и ответить на них. Темы, рассмотренные на лекционных занятиях, но не затронутые на практических занятиях и в лабораторных работах, разбираются обучающимися во время самостоятельной работы.

При подготовке к экзамену необходимо представить Портфолио и повторить учебный материал, используя конспект лекций, основную и дополнительную литературу, при необходимости посетить консультации.

Структура Портфолио: 1. Название Портфолио; 2. Конспект лекций; 3. Отчеты по лабораторным работам; 4. Контрольные работы.



МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное автономное образовательное учреждение  
высшего профессионального образования  
«Дальневосточный федеральный университет»  
(ДВФУ)

---

**ИНЖЕНЕРНАЯ ШКОЛА ДВФУ**

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ**  
по дисциплине «Микропроцессоры и цифровая обработка сигналов  
радиосвязи»  
Направление подготовки  
**11.03.02 Инфокоммуникационные технологии и системы связи**  
Форма подготовки заочная

**Владивосток**  
**2014**

## Паспорт ФОС

### «Микропроцессоры и цифровая обработка сигналов радиосвязи»

Код и формулировка компетенции	Этапы формирования компетенции	
ПК-17, способностью применять современные теоретические и экспериментальные методы исследования с целью создания новых перспективных средств электросвязи и информатики	Знает	<p>Наличие общего представления о универсальных микропроцессорах, сигнальных процессорах и микроконтроллерах;</p> <p>Знание способов выбора методик экспериментальных исследований;</p> <p>Основные схемотехнические решения, применяемые для решения типовых задач распределения адресного пространства памяти микропроцессорной системы;</p> <p>Базовые навыки применения математического аппарата для решения задач, возникающих при исследовании различных устройств ЦОС, применяемых в радиосвязи.</p>
	Умеет	<p>Применять знания в области микропроцессорной техники для решения возникающих задач при построении систем связи, с учетом свойств элементов ЦОС и класса микропроцессора;</p> <p>Самостоятельно находить необходимую научно-техническую и справочную литературу, относящуюся к выбору готового или построению самостоятельного решения для реализации конкретной задачи;</p> <p>Составлять и рассчитывать характеристики простейших микропроцессорных систем, применяемых для построения базовых блоков ЦОС.</p>
	Владеет	<p>Способностью четко и грамотно ставить задачу, составлять план разработки структурного решения;</p> <p>Навыками выбора соответствующих элементов памяти, структурных решений, средств измерений для контроля параметров МП системы при построении систем связи;</p> <p>Навыками, позволяющими самостоятельно находить методы решения типовых и нетипичных задач в области расчета, построения и последующего анализа параметров и характеристик схем обработки сигналов, а также в области описания и анализа характеристик МП систем, применяемых в электронике и устройствах радиосвязи.</p>



№ п/п	Контролируемые модули, разделы, темы дисциплины	Коды и этапы формирования компетенций		Оценочные средства – наименование	
				текущий контроль	промежуточная аттестация
1	Модуль 1, раздел I, темы 1,2	ПК-17	знает	тест	Экзамен, вопросы 1, 2, 3, 4
			умеет	тест	Экзамен, вопросы 5, 6
			владеет	тест	расчетная графическая работа
2	Модуль 1, раздел I, темы 3,4	ПК-17	знает	тест	Экзамен, вопросы 7, 8
			умеет	тест	Экзамен, вопросы 7, 8
			владеет	тест	расчетная графическая работа
3	Модуль 1, раздел I, тема 5	ПК-17	знает	тест	Экзамен, вопрос 9
			умеет	тест	Экзамен, вопрос 9
			владеет	тест	расчетная графическая работа
4	Модуль 1, раздел II, темы 6,7	ПК-17	знает	Лабораторная работа №1	Экзамен, вопросы 16, 17
			умеет	Лабораторная работа №1	Экзамен, вопросы 18, 19
			владеет	Лабораторная работа №1	Экзамен, вопросы 18, 19
5	Модуль 1, раздел II, темы 8,9	ПК-17	знает	Лабораторная работа №2	Экзамен, вопросы 20, 21
			умеет	Лабораторная работа №2	Экзамен, вопросы 22, 23
			владеет	Лабораторная работа №2	расчетная графическая работа
6	Модуль 1, раздел III, темы 10,11	ПК-17	знает	Лабораторная работа №3	Экзамен, вопросы 24, 25
			умеет	Лабораторная работа №3	Экзамен, вопросы 24, 25
			владеет	Лабораторная работа №3	Экзамен, вопросы 24, 25
7	Модуль 1, раздел III, тема 12	ПК-17	знает	Лабораторная работа №1, Лабораторная работа №2	Экзамен, вопросы 26, 27
			умеет	Лабораторная работа №1,	Экзамен, вопросы 26, 27

				Лабораторная работа №2	
			владеет	Лабораторная работа №1, Лабораторная работа №2	расчетная графическая работа
9	Модуль 2, раздел IV, темы 13,14	ПК-17	знает	Лабораторная работа №4	Экзамен, вопросы 13, 14, 15
			умеет	Лабораторная работа №4	Экзамен, вопросы 13, 14, 15
			владеет	Лабораторная работа №4	Экзамен, вопросы 10, 11, 12
10	Модуль 2, раздел V, темы 15,16	ПК-17	знает	Лабораторная работа №5	Экзамен, вопрос 28
			умеет	Лабораторная работа №5	Экзамен, вопрос 28
			владеет	Лабораторная работа №5	расчетная графическая работа

### Шкала оценивания уровня сформированности компетенций

Код и формулировка компетенции	Этапы формирования компетенции		критерии	показатели	баллы
ПК-17, способностью применять современные теоретические и экспериментальные методы исследования с целью создания новых перспективных средств электросвязи и информатики	Знает	Наличие общего представления о свойствах рекурсивных и КИХ-фильтров; Знание способов выбора методик экспериментальных исследований; Основные решения, применяемые для решения типовых задач генерации, модуляции и детектирования сигналов; Базовые навыки применения математического аппарата для решения задач, возникающих при исследовании различных процессах в микропроцессорных схемах, применяемых в	Способность пересказать и объяснить учебный лекционный материал с достаточной степенью научной точности и полноты, с приведением примеров	способы выборы методик экспериментальных исследований; устройство полупроводниковых приборов различного назначения; и разновидности устройств электроники; практические методики исследования параметров устройств ЦОС; современное состояние достижений, проблем и путей их решения микропроцессорной технике; методы математического моделирования	60-74

		устройствах радиосвязи.		устройств обработки сигналов.	
Умеет		<p>Применять знания цифровой техники для решения возникающих задач при построении систем связи, с учетом свойств, характеристик микропроцессоров;</p> <p>Самостоятельно находить необходимую научно-техническую и справочную литературу, относящуюся к выбору готового или построению самостоятельного схемотехнического решения для реализации конкретной задачи;</p> <p>Составлять и рассчитывать характеристики простейших узлов электронных схем, применяемых для построения базовых блоков систем радиосвязи.</p>	Уметь применять современные методы исследования для решения типовых задачи по анализу цифровых фильтров, применяемых в средствах радиосвязи	<p>анализировать на основе справочных данных теоретические модели различных процессов в частотной и временной области; самостоятельно изучать специальную научную и методическую литературу, связанную с проблемами реализации, аналоговой и цифровой техники;</p> <p>составлять простейшие структурные схемы различного назначения на основе микросхем ЦАП и АЦП; рассчитывать основные частотные характеристики составленных схем; читать и анализировать простейшие схемы отдельных узлов ЦОС.</p>	75-89
Владеет		<p>Способностью четко и грамотно ставить задачу, составлять план разработки структурного решения;</p> <p>Навыками выбора соответствующих микросхем, структурных решений, средств измерений для контроля параметров узлов при построении систем связи;</p> <p>Навыками, позволяющими самостоятельно находить методы решения типовых и нетипичных задач в области расчета, построения и</p>	Владеть навыками решения различных задач в области теоретического и экспериментального исследования и описания ЦОС, устройств, применяемых в радиосвязи, с использованием практических навыков, приобретенных в ходе учебного процесса.	<p>Способами описания различных механизмов проводимости и явлений в полупроводниках и приборах на их основе;</p> <p>Навыками составления экспериментальных методик исследований и способами описания математических моделей ЦОС, их характеристик на основе передаточных характеристик;</p> <p>Методологией теоретических и экспериментальных исследований в области ЦОС для</p>	90-100

		последующего анализа параметров и характеристик структурных схем ЦОС, а также в области описания и анализа характеристик микропроцессорных систем обработки сигналов, устройств, применяемых в электронике и устройствах радиосвязи.		исследования характеристик МП систем; Навыками составления, расчета и испытания электрических схем различной функциональной направленности; Начальными навыками проведения исследований в одной из систем моделирования.	
--	--	--	--	--	--

### **Методические рекомендации, определяющие процедуры оценивания результатов освоения дисциплины**

Аттестация по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи» для оценивания фактических результатов обучения студентов проводится в форме следующих контрольных мероприятий

- выполнение и защита лабораторных работ,
- выполнение расчетно-графических работ,
- тестирование знаний по материалу лекций и практических занятий.
- экзамен.

Объектами оценивания являются:

- учебная дисциплина (активность на занятиях, своевременность выполнения различных видов заданий, посещаемость всех видов занятий по аттестуемой дисциплине); степень усвоения теоретических знаний; уровень овладения практическими умениями и навыками по всем видам учебной работы; результаты самостоятельной работы.

По каждому объекту дается характеристика процедур оценивания в привязке к используемым оценочным средствам. Распределение весовых коэффициентов в процентном отношении приведено в итоговой рейтинговой таблице в зависимости от важности проводимого контрольного мероприятия. Указана градация текущих оценок и окончательной экзаменационной оценки

в зависимости от набранных баллов за весь семестр по итогам текущей аттестации.

В соответствии с положением о рейтинговой системе ДВФУ невыполнение одного из контрольных мероприятий текущей аттестации является причиной неудовлетворительной экзаменационной оценки в конце семестра. Причины не допуска к сдаче экзамена по дисциплине - невыполнение студентом большей части лабораторных работ и систематический пропуск лекционных и практических занятий.

### **Текущая аттестация студентов**

Текущая аттестация студентов по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи» проводится в соответствии с локальными нормативными актами ДВФУ и является обязательной.

Текущая аттестация по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи» проводится в форме защиты лабораторных работ по оцениванию фактических результатов обучения студентов. Осуществляется ведущим преподавателем.

### **Тест для проверки знаний по дисциплине**

“Микропроцессоры и цифровая обработка сигналов радиосвязи”

#### **Тест на тему «Универсальные микропроцессоры»**

**1. Для чего предназначены регистры микропроцессора?**

- а - для выполнения арифметических и логических операций
- б - для временного хранения информации
- с - для ускорения выборки команд из памяти
- д - для управления прерываниями
- е - для хранения переменных величин в программе

**2. Что такое порт?**

- а - устройство связи шин микропроцессора с микросхемами памяти

b - схема для подключения микросхем памяти  
c - устройство ввода-вывода для обмена данными с внешними устройствами

d - схема для подключения контроллера прерываний

e - схема для подключения клавиатуры и других внешних устройств

**3. Какова функция дешифратора адреса нескольких микросхем памяти?**

a - выделение области адресов для каждой микросхемы

b - выделение адресного пространства памяти и внешних устройств

c - выделение области адресов всех микросхем и отдельных ячеек памяти

d - выделение адресов отдельных ячеек памяти

e - выделение адресов нескольких ячеек памяти в каждой микросхеме

**4. Какую функцию выполняет регистр команд процессора?**

a - хранение вектора прерывания

b - хранение адреса текущей выполняемой команды

c - хранение результата последней выполненной команды

d - хранение данных для вывода на порт

e - хранение текущей выполняемой команды

**5. Какую функцию выполняет программный счетчик процессора?**

a - хранение текущей выполняемой команды

b - хранение данных для вывода на порт

c - хранение результата последней выполненной команды

d - хранение адреса текущей выполняемой команды

e - хранение вектора прерывания

**6. Какой способ обмена между памятью и внешним устройством наиболее прост?**

a - программный обмен

b - обмен по прерываниям

- c - прямой доступ к памяти
- d - однонаправленный обмен с контроллером прерываний
- e - двунаправленный обмен с контроллером прямого доступа

**7. На каких шинах процессора Intel8080 возможен конфликт с выходом микросхемы из строя?**

- a - на шине адреса
- b - на шине данных
- c - на шине управления
- d - на шине адреса и шине управления
- e - на шине данных и шине управления

**8. Какими параметрами синтезатора частот прямого синтеза управляет микропроцессор для изменения частоты?**

- a - скважностью импульсов опорного генератора
- b - коэффициентом деления частоты опорного генератора
- c - коэффициентом деления частоты генератора, управляемого напряжением
- d - направлением счета в делителе частоты
- e - начальным кодом в счетчике-делителе частоты

**9. Какие параметры наиболее важны в сигнальном процессоре?**

- a - скорость выполнения любой команды, выполняемой процессором
- b - тактовая частота
- c - энергопотребление от источника питания
- d - время выполнения команды умножения
- e - время выполнения команды сложения

**10. С какой целью используется z-состояние на шинах микропроцессора?**

- a - для устранения конфликта при работе двух передатчиков
- b - для повышения нагрузочной способности шины
- c - для уменьшения времени доступа к шине при выборке команды из памяти

- d - для уменьшения энергопотребления от источника питания
- e - для одновременного подключения к шине нескольких устройств

**11. Какой основной параметр отличает микросхемы ОЗУ и ПЗУ?**

- a - быстродействие
- b - энергозависимость от источника питания
- c - емкость микросхемы
- d - разрядность шины адреса
- e - разрядность шины данных

**12. От чего зависит емкость микросхемы памяти?**

- a - только от разрядности шины адреса
- b - только от разрядности шины данных
- c - от разрядности шины адреса и шины данных
- d - от разрядности шины адреса и шины управления
- e - от разрядности шины данных и шины управления

**13. В постоянных запоминающих устройствах предусмотрены режимы**

- a- хранения и чтения
- b- записи и перезаписи
- c- хранения и обновления
- d- чтения и записи

**14. Килобайт равен**

- a-  $1024 \times 8$  бит
- b-  $512 \times 8$  бит
- c-  $1024 \times 16$  бит
- d-  $1024 \times 10$  бит

**15. При числе разрядов n число ячеек памяти в запоминающем устройстве**

- d-  $N = 2^n$
- c-  $N = 2^{n-1}$
- b-  $N = 2^{n+1}$



a-  $N = 2n$

**16. Преобразование аналогового сигнала в цифровую форму выполняется**

- a- для повышения помехоустойчивости передачи информации
- b- с целью использования более простой аппаратуры передачи и приема информации
- c- для повышения скорости передачи информации
- d- для увеличения пропускной способности каналов связи

**17. Скорость 1 Кбит/с равна**

- a - 1024 бит/с
- b - 1000 бит/с
- c -  $2^{10}$  бит/с
- d -  $2^{20}$  бит/с

**18. Для чего используется мультиплексирование шин микропроцессора?**

- a- для повышения нагрузочной способности шин
- b- с целью ускорения доступа к микросхемам памяти
- c- для увеличения пропускной способности шин
- d- с целью уменьшения количества выводов микросхемы

**19. Что обеспечивает прямой доступ к памяти?**

- a- максимальное количество подключаемых устройств ввода-вывода
- b- максимальную пропускную способность шин
- c- минимальные искажения цифровых сигналов
- d- максимальную тактовую частоту микропроцессора

**20. Чем отличается обмен по прерываниям от программного обмена?**

- a- надежностью принимаемой информации по шинам
- b - более эффективным использованием процессорного времени
- c - прерывание обеспечивает самую высокую скорость обмена в процессоре

d - прерывание обеспечивает минимальное количество выводов микросхемы

### **Критерии оценки отчетов по лабораторным работам**

Оценивание защиты лабораторной работы проводится при представлении отчета в электронном или печатном виде, по двухбалльной шкале: «зачтено», «не зачтено».

Оценка «зачтено» выставляется студенту, если он представляет к защите отчет по лабораторной работе, удовлетворяющий требованиям по поставленным заданиям, по оформлению, демонстрирует владение методами и приемами теоретических и/или практических аспектов работы.

Оценка «не зачтено» выставляется студенту, если он не владеет методами и приемами теоретических и/или практических аспектов работы, допускает существенные ошибки в работе, представляет отчет с существенными отклонениями от правил оформления письменных работ.

### **Промежуточная аттестация студентов**

Промежуточная аттестация студентов по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи» проводится в соответствии с локальными нормативными актами ДВФУ и является обязательной.

Промежуточная аттестация по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи» проводится в виде теста на разобранные в ходе лекций, практических занятий и лабораторных работ темы, содержащего как теоретические вопросы, так и ряд практических заданий без вариантов ответов. Для получения положительной оценки на экзамене, кроме написания теста, необходимо предоставить свое Портфолио, которое состоит из конспекта лекций, отчетов по лабораторным работам и контрольных работ.

## Структура Портфолио

1. Название Портфолио.
2. Конспект лекций.
3. Отчеты по лабораторным работам.
4. Контрольные работы.

### Критерии выставления оценки студенту на экзамене по дисциплине «Микропроцессоры и цифровая обработка сигналов радиосвязи»

Баллы (рейтингов ой оценки)	Оценка (стандартная)	Требования к сформированным компетенциям
86-100	«отлично»	Оценка «отлично» выставляется студенту, если он глубоко и прочно усвоил программный материал, исчерпывающе, последовательно, четко и логически стройно его излагает, умеет тесно увязывать теорию с практикой, свободно справляется с задачами, вопросами и другими видами применения знаний, причем не затрудняется с ответом при видоизменении заданий, использует в ответе материал монографической литературы, правильно обосновывает принятое решение, владеет разносторонними навыками и приемами выполнения практических задач.
76-85	«хорошо»	Оценка «хорошо» выставляется студенту, если он твердо знает материал, грамотно и по существу излагает его, не допуская существенных неточностей в ответе на вопрос, правильно применяет теоретические положения при решении практических вопросов и задач, владеет необходимыми навыками и приемами их выполнения.
61-75	«удовлетворительно»	Оценка «удовлетворительно» выставляется студенту, если он имеет знания только основного материала, но не усвоил его деталей, допускает неточности, недостаточно правильные формулировки, нарушения логической последовательности в изложении программного материала, испытывает затруднения при выполнении практических работ.
0-60	«неудовлетворительно»	Оценка «неудовлетворительно» выставляется студенту, который не знает значительной части программного «не материала, допускает существенные ошибки, неуверенно, с большими затруднениями выполняет практические работы. Как правило, оценка «неудовлетворительно» «неудовлетворительно» ставится студентам, которые не

		могут продолжить обучение без дополнительных занятий по соответствующей дисциплине.
--	--	---

### Оценочные средства для промежуточной аттестации

1. Типовая структурная схема ЦОС. Процессор, АЦП, ЦАП. Квантование сигнала в АЦП и ЦАП. Обработка в реальном времени и в отложенном режиме. Отличие процессора от ПЛИС.

2. Виды микропроцессоров. Характеристика и назначение микропроцессоров, серийно выпускаемых промышленностью. Основные параметры, их типовые значения.

3. Организация микропроцессорных систем. Шинная организация сигналов микропроцессора для подключения микросхем. Назначение шин адреса, данных и управления. Разделение шины данных во времени устройствами, подключенными к микропроцессору. Конфликт на шине данных. Устранение конфликта на шине данных.

4. Универсальный микропроцессор минимальной сложности Intel 8080. Структурная схема микропроцессора. Назначение блоков микропроцессора. Функции, выполняемые отдельным блоком в микропроцессоре и микропроцессорной системе.

5. Система команд микропроцессора Intel 8080. Формат команд и примеры команд на языке ассемблера. Действия команд при выполнении текущей команды микропроцессором. Длина команды. Определение кода операции с помощью таблицы, пример.

6. Запись чисел в двоичной, десятичной и шестнадцатеричной системе счисления. Перевод числа из одной системы счисления в другую, пример.

7. Машинные такты. Циклы обмена по шине данных. Микропроцессорный модуль. Формирование системным контроллером

четырёх управляющих сигналов. Стандартные циклы обмена по шине данных: цикл приема и цикл выдачи, временные диаграммы. Последовательность событий на шинах.

8. Выборка и выполнение команд при выполнении программы. Структурная схема выборки команды из программной памяти. Алгоритм действий микропроцессора на шинах адреса, данных. Пример выполнения трех ассемблерных команд. Расчет времени выполнения трех ассемблерных команд.

9. Процессоры Intel Pentium. Состав компьютерной системы: процессор, оперативная и постоянная память, накопители, устройства ввода-вывода. Адресация (обращение) процессора к оперативной памяти и устройствам ввода-вывода. Логический и физический адрес. Страничная организация памяти. Свопинг. Кэширование памяти.

10. Структурная схема микросхемы ЦАП .572ПА1. Назначение элементов. Принцип работы микросхемы ЦАП. Уравнение для выходной величины микросхемы. Основные параметры микросхемы.

11. Микросхема АЦП. 1113ПВ1. Подключение микросхемы 1113ПВ1 в биполярном режиме. Принцип работы микросхемы. Уравнение для выходной величины микросхемы. Основные параметры микросхемы.

12. Микросхема АЦП. 1113ПВ1. Подключение микросхемы 1113ПВ1 в однополярном режиме. Принцип работы микросхемы. Уравнение для выходной величины микросхемы. Основные параметры микросхемы.

13. Структурная схема интегрирующего АЦП. Назначение элементов. Принцип работы преобразователя.

14. Структурная схема АЦП последовательного приближения. Назначение элементов. Принцип работы преобразователя.

15. Структурная схема АЦП параллельного преобразования. Назначение элементов. Принцип работы преобразователя.

16. Организация памяти универсальных микропроцессоров. Структурная схема подключения трех уровней памяти: регистровой, основной и внешней памяти. Основные характеристики и отличия трех уровней памяти.

17. Компьютерная память. Классификация микросхем основной памяти универсальных микропроцессоров. Виды основной памяти. Примеры маркировки микросхем оперативной памяти, применяемых в компьютерных системах.

18. Микросхемы оперативной памяти. Назначение микросхем статической памяти SRAM с произвольным доступом. Пример SRAM: микросхема памяти КР537РУ8А, назначение сигналов шины управления, режимы работы, структура ячеек памяти. Временные диаграммы работы КР537РУ8А, матрица ячеек памяти.

19. Динамическая память ОЗУ. Принцип работы ячейки динамической памяти. Регенерация выходного сигнала. Преимущества и недостатки динамической памяти по сравнению со статической памятью ОЗУ. Мультиплексирование шины адреса, временные диаграммы сигналов микросхемы динамической памяти в цикле чтения.

20. Организация микросхем динамической памяти. Емкость микросхемы памяти. Матричная структура микросхемы памяти, выбор элементов памяти. Принцип выбора одной ячейки памяти при подаче адреса. Разделение адреса на две части.

21. Модули памяти ОЗУ универсальных микропроцессоров. Форм-фактор SIMM, RIMM, DIMM. Характеристики микросхем, устанавливаемых на модуле памяти. Назначение модулей. Модули DIMM. Синхронизация модуля DIMM на системной плате, формирование частот системной шины и процессора. Производительность памяти, пропускная способность шины памяти, пример.

22. Подключение микросхем основной памяти к микропроцессору. Подключение одной микросхемы ПЗУ к микропроцессору. Структурная схема подключения. Разделение адреса микропроцессора на две части. Адресное

пространство микросхемы ПЗУ. Алгоритм действий на шинах процессора при чтении ПЗУ.

23. Кэширование оперативной памяти. Место подключения кэша в трехуровневой иерархии памяти микропроцессорной системы. Принцип работы кэш-памяти. Характеристики кэша уровней L1, L2, L3. Размер кэша и его эффективность.

24. Порт вывода. Структурная схема подключения 8-разрядного светодиодного индикатора. Принцип работы схемы. Алгоритм действий на шинах процессора при выводе данных на индикатор, подключенный к параллельному порту.

25. Порт ввода. Структурная схема подключения 8-кнопочной клавиатуры. Принцип работы схемы. Алгоритм действий на шинах процессора при вводе данных из клавиатуры. Программный анализ состояния клавиш клавиатуры.

26. Подключение ЦАП к микропроцессору. Структурная схема подключения ЦАП. Принцип работы схемы при выполнении команды вывода OUT. События на шинах процессора, их очередность во времени.

27. Выполнение цифровой обработки сигналов с помощью АЦП, подключенного к универсальному микропроцессору. Пример программной реализации цифрового КИХ-фильтра. Быстродействие цифровой обработки.

28. Сигнальный процессор ADSP2189. Структурная схема процессора, назначение блоков.

### **Экзаменационный билет**

В билете 4 вопроса. Процентные отношения вопросов различные. Первые два вопроса содержат теоретические темы, прослушанные на лекциях. Третий и четвертый вопросы требуют от студента самостоятельного принятия решения в результате анализа материала лекций.

### **Комплект заданий для расчетно-графической работы**

## **Вариант 1**

### **Задача 1**

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд IN F4H, JNZ адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 14B8H.

### **Задача 2**

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,7$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### **Задача 3**

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### **Задача 4**

Переведите число 9C5H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 1A7H или 299D? Ответ поясните.

Теоретический вопрос:

Виды микропроцессоров. Характеристика и назначение микропроцессоров, серийно выпускаемых промышленностью. Основные параметры, их типовые значения.

## **Вариант 2**

### **Задача 1**



Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд OUT 54H, JMP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 5C8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 8B6H в десятичную и двоичную систему счисления. Запишите число 10100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: C2AH или 1058D? Ответ поясните.

#### Теоретический вопрос:

Организация микропроцессорных систем. Шинная организация сигналов микропроцессора для подключения микросхем. Назначение шин. Разделение шины данных во времени устройствами, подключенными к микропроцессору. Конфликт на шине данных.

### **Вариант 3**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух

ассемблерных команд MVI C,1AH; OUT BDH, JMP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 85A8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,5$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 7C8H в десятичную и двоичную систему счисления. Запишите число 11100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 23AH или 439D? Ответ поясните.

#### Теоретический вопрос:

Обобщенная схема цифровой обработки сигналов. Последовательность операций ЦОС. Техническая реализация схемы ЦОС в сотовом телефоне. Обработка в реальном времени и в отложенном режиме.

### **Вариант 4**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд ADD C, JP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 98H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число  $6D8H$  в десятичную и двоичную систему счисления. Запишите число  $11110101B$  в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше:  $14AH$  или  $249D$ ? Ответ поясните.

Теоретический вопрос:

Универсальный микропроцессор минимальной сложности Intel 8080. Структурная схема микропроцессора. Назначение блоков микропроцессора. Функции, выполняемые отдельным блоком в микропроцессоре и микропроцессорной системе.

### **Вариант 5**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд  $SUB C$ ,  $JM$  адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды  $AF8H$ .

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая

частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 5E7H в десятичную и двоичную систему счисления. Запишите число 111110101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: F5AH или 859D? Ответ поясните.

### Теоретический вопрос:

Система команд микропроцессора Intel 8080. Формат команд и примеры команд на языке ассемблера. Действия команд при выполнении текущей команды микропроцессором. Длина команды. Определение кода операции с помощью таблицы, пример.

## **Вариант 6**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд MOV A, E; LDA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D38H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 9F5H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 61AH или 869D? Ответ поясните.

#### Теоретический вопрос:

Машинные такты. Циклы обмена по шине данных. Микропроцессорный модуль. Формирование системным контроллером четырех управляющих сигналов. Стандартные циклы обмена по шине данных: цикл приема и цикл выдачи, временные диаграммы. Последовательность событий на шинах.

#### **Вариант 7**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд INR B; STA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D48H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_t = 1,6$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 4B5H в десятичную и двоичную систему счисления. Запишите число 10111101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 2FAH или 619D? Ответ поясните.

Теоретический вопрос:

Выборка и выполнение команд при выполнении программы. Структурная схема выборки команды из программной памяти. Алгоритм действий микропроцессора на шинах адреса, данных. Пример выполнения трех ассемблерных команд.

## **Вариант 8**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд DCR B; MVI A, CDH. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 3DE8H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_t = 1,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 3C4H в десятичную и двоичную систему счисления. Запишите число 11100100B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: E8AH или 156D? Ответ поясните.

Теоретический вопрос:

Применение ЦАП умножающего типа в качестве усилителя с регулируемым цифровым коэффициентом усиления. Электрическая схема усилителя аналогового сигнала на основе ЦАП. Расчет коэффициента усиления. Атенюатор аналогового сигнала с цифровым управлением.

## **Вариант 9**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд LDA адрес<sub>16</sub>, INR H. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 50A8H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 6D8H в десятичную и двоичную систему счисления. Запишите число 11110101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 74AH или 849D? Ответ поясните.

Теоретический вопрос:

Применение ЦАП умножающего типа в качестве усилителя с регулируемым цифровым коэффициентом усиления. Электрическая схема

усилителя аналогового сигнала на основе ЦАП. Расчет коэффициента усиления. Атенюатор аналогового сигнала с цифровым управлением.

## **Вариант 10**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд OUT 3BH, JNZ адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 14B8H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 4C7H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 72AH или 395D? Ответ поясните.

Теоретический вопрос:

Аналоговые компараторы. Безгистерезисные и гистерезисные компараторы, передаточные характеристики, помехоустойчивость. Формирование дискретного выходного сигнала.

## **Вариант 11**



### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд OUT 7FH, JMP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды FF8H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 8B6H в десятичную и двоичную систему счисления. Запишите число 10100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 52AH или 349D? Ответ поясните.

Теоретический вопрос:

АЦП параллельного преобразования. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

## **Вариант 12**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух

ассемблерных команд OUT D4H, JMP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 4518H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,5$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 7C8H в десятичную и двоичную систему счисления. Запишите число 11100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 823AH или 8937D? Ответ поясните.

#### Теоретический вопрос:

АЦП последовательного приближения. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

### **Вариант 13**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд ADD C, JNZ адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 21F8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число  $6D8H$  в десятичную и двоичную систему счисления. Запишите число  $11010101B$  в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше:  $414AH$  или  $649D$ ? Ответ поясните.

Теоретический вопрос:

Интегрирующий АЦП. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

### **Вариант 14**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд  $DCR C$ ,  $JM \text{ адрес}_{16}$ . Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды  $1A08H$ .

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 5E7H в десятичную и двоичную систему счисления. Запишите число 101110101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 85AH или 659D? Ответ поясните.

Теоретический вопрос:

Виды микропроцессоров. Характеристика и назначение микропроцессоров, серийно выпускаемых промышленностью. Основные параметры, их типовые значения.

## **Вариант 15**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд MOV B, C; LDA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D38H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_t = 1,3$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 9F5H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 36AH или 741D? Ответ поясните.

Теоретический вопрос:

Организация микропроцессорных систем. Шинная организация сигналов микропроцессора для подключения микросхем. Назначение шин. Разделение шины данных во времени устройствами, подключенными к микропроцессору. Конфликт на шине данных.

### **Вариант 16**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд INR A; STA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D48H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_t = 1,6$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 4B5H в десятичную и двоичную систему счисления. Запишите число 10111101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: B2AH или 1419D? Ответ поясните.

Теоретический вопрос:

Обобщенная схема цифровой обработки сигналов. Последовательность операций ЦОС. Техническая реализация схемы ЦОС в сотовом телефоне. Обработка в реальном времени и в отложенном режиме.

### **Вариант 17**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд INR E; JMP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 3DE8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 3C4H в десятичную и двоичную систему счисления. Запишите число 11100100B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: D8AH или 2156D? Ответ поясните.

Теоретический вопрос:

Обобщенная схема цифровой обработки сигналов. Последовательность операций ЦОС. Техническая реализация схемы ЦОС в сотовом телефоне. Обработка в реальном времени и в отложенном режиме.

## **Вариант 18**

### **Задача 1**

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд JZ адрес<sub>16</sub>, INR L. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 50A8H.

### **Задача 2**

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### **Задача 3**

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### **Задача 4**

Переведите число 6D8H в десятичную и двоичную систему счисления. Запишите число 11110101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 74AH или 849D? Ответ поясните.

Теоретический вопрос:

Универсальный микропроцессор минимальной сложности Intel 8080. Структурная схема микропроцессора. Назначение блоков микропроцессора. Функции, выполняемые отдельным блоком в микропроцессоре и микропроцессорной системе.

## **Вариант 19**

### **Задача 1**

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд IN C4H, JNZ адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 14B8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 9C5H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: C1AH или 899D? Ответ поясните.

#### Теоретический вопрос:

Машинные такты. Циклы обмена по шине данных. Микропроцессорный модуль. Формирование системным контроллером четырех управляющих сигналов. Стандартные циклы обмена по шине данных: цикл приема и цикл выдачи, временные диаграммы. Последовательность событий на шинах.

### **Вариант 20**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух



ассемблерных команд LDA адрес<sub>16</sub>, INR C. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D48H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,7$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 4BAH в десятичную и двоичную систему счисления. Запишите число 10101101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: ABAH или 1398D? Ответ поясните.

#### Теоретический вопрос:

Выборка и выполнение команд при выполнении программы. Структурная схема выборки команды из программной памяти. Алгоритм действий микропроцессора на шинах адреса, данных. Пример выполнения трех ассемблерных команд.

### **Вариант 21**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд LDA адрес<sub>16</sub>; STA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 3DE8H.

## Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,1$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

## Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

## Задача 4

Переведите число  $3C4H$  в десятичную и двоичную систему счисления. Запишите число  $11100100B$  в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше:  $18AH$  или  $456D$ ? Ответ поясните.

Теоретический вопрос:

Применение ЦАП умножающего типа в качестве усилителя с регулируемым цифровым коэффициентом усиления. Электрическая схема усилителя аналогового сигнала на основе ЦАП. Расчет коэффициента усиления. Атенюатор аналогового сигнала с цифровым управлением.

## **Вариант 22**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд LDA адрес<sub>16</sub>, INR E. Длину каждой команды определите с помощью таблицы Адрес первой команды  $50A8H$ .

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая

частота процессора  $F_T = 1,8$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число  $6D8H$  в десятичную и двоичную систему счисления. Запишите число  $11110101B$  в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше:  $78AH$  или  $879D$ ? Ответ поясните.

### Теоретический вопрос:

Применение ЦАП умножающего типа в качестве усилителя с регулируемым цифровым коэффициентом усиления. Электрическая схема усилителя аналогового сигнала на основе ЦАП. Расчет коэффициента усиления. Атенюатор аналогового сигнала с цифровым управлением.

## **Вариант 23**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд  $OUT ACH$ ,  $JNZ \text{ адрес}_{16}$ . Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды  $14B8H$ .

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 4С7Н в десятичную и двоичную систему счисления. Запишите число 10001101В в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 52АН или 1395D? Ответ поясните.

Теоретический вопрос:

Аналоговые компараторы. Безгистерезисные и гистерезисные компараторы, передаточные характеристики, помехоустойчивость. Формирование дискретного выходного сигнала.

### **Вариант 24**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд JMP адрес<sub>16</sub>, OUT E4H. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды FF8H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,7$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 8B6H в десятичную и двоичную систему счисления. Запишите число 10100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 42CH или 1381D? Ответ поясните.

Теоретический вопрос:

АЦП параллельного преобразования. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

### **Вариант 25**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд ADD H, JP адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 4518H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,9$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 7C8H в десятичную и двоичную систему счисления. Запишите число 11100101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 323AH или 931D? Ответ поясните.

Теоретический вопрос:

АЦП последовательного приближения. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

## **Вариант 26**

### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд JZ адрес<sub>16</sub>, SUB B. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 21F8H.

### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,9$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### Задача 4

Переведите число 6D8H в десятичную и двоичную систему счисления. Запишите число 10010101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 414AH или 649D? Ответ поясните.

Теоретический вопрос:

Интегрирующий АЦП. Структурная схема. Принцип работы. Передаточная характеристика. Влияние разрядности АЦП на быстродействие и энергопотребление.

## **Вариант 27**

### **Задача 1**

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд DCR B, JM адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды 1A08H.

### **Задача 2**

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,2$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

### **Задача 3**

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

### **Задача 4**

Переведите число 5E7H в десятичную и двоичную систему счисления. Запишите число 101110001B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 15AH или 259D? Ответ поясните.

Теоретический вопрос:

Виды микропроцессоров. Характеристика и назначение микропроцессоров, серийно выпускаемых промышленностью. Основные параметры, их типовые значения.

## **Вариант 28**

### **Задача 1**

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре

(алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд MOV D, E; LDA адрес<sub>16</sub>. Длину каждой команды определите с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D38H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 1,3$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 9F5H в десятичную и двоичную систему счисления. Запишите число 10001101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 216AH или 479D? Ответ поясните.

#### Теоретический вопрос:

Организация микропроцессорных систем. Шинная организация сигналов микропроцессора для подключения микросхем. Назначение шин. Разделение шины данных во времени устройствами, подключенными к микропроцессору. Конфликт на шине данных.

### **Вариант 29**

#### Задача 1

Нарисуйте структурную схему выборки и выполнения команд микропроцессором Intel8080. Определите очередность событий в процессоре (алгоритм), на шинах адреса, данных во время выборки и выполнения двух ассемблерных команд INR D; STA адрес<sub>16</sub>. Длину каждой команды определите



с помощью таблицы или с помощью рассмотренных примеров в системе команд. Адрес первой команды D48H.

#### Задача 2

Определите время, необходимое процессору для прохода участка программы из двух ассемблерных команд, указанных в задаче 1. Тактовая частота процессора  $F_T = 0,6$  МГц. Выполнение каждой команды (после чтения из памяти) занимает один цикл.

#### Задача 3

Нарисуйте временные диаграммы выборки и выполнения двух команд микропроцессором Intel8080 по результатам расчета задач 1 и 2 с указанием масштаба по времени.

#### Задача 4

Переведите число 4B5H в десятичную и двоичную систему счисления. Запишите число 10010101B в десятичной и шестнадцатеричной системе счисления. Какое из двух чисел больше: 32FH или 819D? Ответ поясните.

#### Теоретический вопрос:

Обобщенная схема цифровой обработки сигналов. Последовательность операций ЦОС. Техническая реализация схемы ЦОС в сотовом телефоне. Обработка в реальном времени и в отложенном режиме.